

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-163266

(43)公開日 平成10年(1998)6月19日

(51)Int.Cl.<sup>5</sup>  
H 0 1 L 21/60

識別記号  
3 1 1  
3 2 1

F I  
H 0 1 L 21/60

3 1 1 S  
3 2 1 Y

審査請求 未請求 請求項の数 6 O.L (全 6 頁)

(21)出願番号 特願平8-321366

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22)出願日 平成8年(1996)12月2日

(72)発明者 貞方 勝

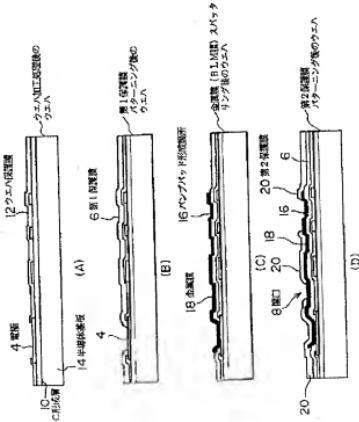
長崎県諫早市津久葉町1883番43 ソニー長崎株式会社内

(54)【発明の名称】 フリップチップICおよびその製造方法

(57)【要約】

【課題】 パンプに対して針立てを行うことなく検査を行え、かつウエハが異なっても同一の検査治具を用いて検査が行えるようにする。

【解決手段】 半導体基板14上に形成された電極4に金属膜18を通じて接続されたパンプ112を備え、表面がポリイミドから成る第2保護膜20によって被覆されている。そして、第2保護膜20には、電極4とパンプ112との間の箇所で、金属膜18の表面の少なくとも一部を露出させる開口8が形成されている(図1の(H))。したがって、パンプ112を形成した後のフリップチップIC2の検査においては、パンプ112に針立てすることなく、開口8を通じてプローブ114の先端を金属膜18の表面に接触させることで電気特性の検査を行える。



## 【特許請求の範囲】

【請求項1】 半導体基体上に形成された電極に金属膜を通じて接続されたバンプを備え、表面が保護膜により被覆されたフリップチップICにおいて、前記保護膜には、前記金属膜の表面の少なくとも一部を露出させる開口が形成されている、ことを特徴とするフリップチップIC。

【請求項2】 前記金属膜はクローム、銅、金から成る多層膜であることを特徴とする請求項1記載のフリップチップIC。

【請求項3】 前記金属膜はアルミニウムまたはアルミニウム合金であることを特徴とする請求項1記載のフリップチップIC。

【請求項4】 電極の箇所を除いて表面がウエハ保護膜により被覆された半導体基体を用意し、前記電極の箇所を除いて前記ウエハ保護膜の上に第1保護膜を形成するステップと、前記電極に電気的に接続された金属膜を、前記電極からバンプ形成箇所まで、前記第1保護膜の上に延設するステップと、

前記金属膜表面の一部と前記金属膜表面の前記バンプ形成箇所を除いて、前記第1保護膜および前記金属膜の上に第2保護膜を形成するステップと、前記金属膜に電気的に接続された半田層を前記バンプ形成箇所に形成するステップと、前記半田層を加熱して球状のバンプを形成するステップと、

を含むことを特徴とするフリップチップICの製造方法。

【請求項5】 前記金属膜はクローム、銅、金から成る多層膜であることを特徴とする請求項4記載のフリップチップICの製造方法。

【請求項6】 前記金属膜はアルミニウムまたはアルミニウム合金であることを特徴とする請求項4記載のフリップチップICの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体装置およびその製造方法に関するものである。

## 【0002】

【従来の技術】 携帯用電子機器に代表されるように電子機器に対する小型化の要求は強く、印刷配線基板に搭載する部品の実装密度をいかにして高めるかが大きな技術的課題となっている。実装密度を高める一つの手法として、フリップチップICの利用がある。図4はこのフリップチップICの一例を示す部分斜視図である。この図に示すように、フリップチップICは、半導体基板102(ウエハ)とともに、I、Cを構成する回路素子などに電気的に接続された電極104を形成し、その上に

層間絶縁層、表面保護層、金属膜106(BLM膜)を積層して、金属膜106の露出部に電極パッド108、110を形成し、その上にバンプ112と呼ばれる半田などからなる球状の突起を形成したものである。フリップチップICを印刷配線基板に実装する際は、バンプ112の位置が印刷配線基板上のランド電極に一致するようフリップチップICを配置し、バンプ112を加熱して融溶させ、そして凝固させる。これによりフリップチップICは印刷配線基板に対して電気的に接続され、10また印刷配線基板に機械的に取り付けられる。したがって、フリップチップICはリード線を用いることなく印刷配線基板に接続でき、実装密度を高める上で有利である。

【0003】 さらに、最近では、ICの大規模に伴い、1つのICに多数のバンプを形成する必要が生じてきている。この要求を満たすため、半導体基板に形成した通常の電極104からリードによって引き出した位置に電極パッドを形成する構成や、電極104の配列から外れた位置に電極パッドを形成する構成が採用されている。図3に示した電極パッド108は前者の例であり、エリア化された電極パッドと呼ばれ、電極パッド110は後者の例であり、再配置した電極パッドと呼ばれている。ところで、フリップチップICのようなペアーチップでは、その製造過程で特性の検査を行う必要があり、通常、少なくともウエハ加工後のウエハに対して電極104に針立てして検査が行われ、さらにバンプ形成後もバンプ112に針立てして検査が行われる。

【0004】 しかし、これらの検査には次のような問題がある。すなわち、バンプ112に針立てする際、図5のバンプ112周辺の断面側面図に示すように、バンプ112の頂部にプローブ114(針)を押圧して電気的導通を図る結果、バンプ112の頂部が潰れたり、あるいはへこんでしまい、損壊116が生じる場合が多くある。そして、このような損壊116の発生により、バンプ112の一部が欠落する場合があり、その結果生じたバンプ片がプローブ114先端に付着した状態で他のバンプ112に対して針立てを行うと、他のバンプ112を破損したり、付着したバンプ片が落下して半田プリンジによるショートが発生することがある。そこで、従来は定期的にプローブ114を清掃してこのような付着したバンプ片を除去しており、その結果、作業工数が増大し、またプローブ清掃の間、検査を行えないでの製造効率の低下を招いている。

【0005】 また、バンプ112に損壊116が生じると、フリップチップICを印刷配線基板に実装する際に、良好な接合を妨げる要因となるので、損壊116の程度を一定水準以下に抑える必要がある。しかし、損壊116を小さくするためにプローブ114のバンプ112に対する接触圧力を弱くし過ぎると、接触抵抗が大きくなり、正しい検査結果が得られなくなる。したがつ

て、接触圧力の厳密な管理が必要であり、針立てには特別の技術が必要となっている。そして、接触圧力の管理が不十分な場合には、的確な検査を行えず、結局歩留りの低下を招いてしまう。さらに、フリップチップICを印刷配線基板に取り付ける際、バンプ112の高さがある程度揃っていないと、電極パッドとランド電極との接合が良好に行えない場合があるため、従来は、バンプ112に対する針立てを行った後、バンプ112の高さを測定して最悪116の程度を管理しており、その結果、製造工数の増大を招いている。

【0006】また、ウエハ加工後のウエハ検査において、端子104に針立てする際に用いるプローブと、バンプ112に針立てする際に用いるプローブとは異なったものが用いられている。すなわち、バンプ112に針立てする際に用いるプローブとしては、バンプ112の損傷116を抑えるため、先端部があまり鋭くないものが用いられている。また、電極104やバンプ112に針立てして検査を行う場合、図6の斜視図に示すようなプローブカード118と呼ばれる治具が用いられる。これは樹脂製の基板120に開口122を設け、開口122の周縁に弹性性を備えた導体から成るプローブ114を下方に望ませて配列したものである。各プローブ114は、基板120の一辺に配列された端子124にパターンにより電気的に接続されている。そして、プローブ114の数とプローブ114の先端の位置は、検査対象のウエハに形成される回路が途絶えず、すなわち半導体装置が途絶え、異なるものとなるので、プローブカード118は半導体装置ごとに異なるものを用意する必要がある。

#### 【0007】

【発明が解決しようとする課題】本発明はこのような問題を解決するためにされたもので、その課題は、バンプ112に対して針立てを行うことなく検査を行え、かつウエハが異なっても同一の検査治具を用いることができるフリップチップICおよびその製造方法を提供することである。

#### 【0008】

【課題を解決するための手段】本発明は上記目的を達成するため、半導体基体上に形成された電極に金属膜を通して接続されたバンプを備え、表面が保護膜により被覆されたフリップチップICにおいて、前記保護膜には、前記金属膜の表面の少なくとも一部を露出させる開口が形成されていることを特徴とする。

【0009】また、本発明は、電極の箇所を除いて表面がウエハ保護膜により被覆された半導体基体を用いし、前記電極の箇所を除いて前記ウエハ保護膜の上に第1保護膜を形成するステップと、前記電極に電気的に接続された金属膜を、前記電極からバンプ形成箇所まで、前記第1保護膜の上に延設するステップと、前記金属膜の表面の一部と前記金属膜表面の前記バンプ形成箇所とを除いて、前記第1保護膜および前記金属膜の上に第2保護膜を形成し、前記金属膜に電気的に接続された半田層を前記バンプ形成箇所に形成し、前記半田層を加熱して球状のバンプを形成するステップとを含むことを特徴とする。

【0010】本発明のフリップチップICでは、上記開口を通じて金属膜の表面に針立てして検査を行う。また、本発明のフリップチップICの製造方法では、電極の箇所を除いて表面がウエハ保護膜により被覆された半導体基体を用いし、前記電極の箇所を除いて前記ウエハ保護膜の上に第1保護膜を形成し、前記電極に電気的に接続された金属膜を、前記電極からバンプ形成箇所まで、前記第1保護膜の上に延設し、前記金属膜表面の一部と前記金属膜表面の前記バンプ形成箇所とを除いて、前記第1保護膜および前記金属膜の上に第2保護膜を形成し、前記金属膜に電気的に接続された半田層を前記バンプ形成箇所に形成し、前記半田層を加熱して球状のバンプを形成する。

#### 【0011】

【発明の実施の形態】次に本発明の実施の形態を実施例にもとづき図面を参照して説明する。図1、図2は本発明によるフリップチップICの製造方法の一実施例を示す工程図であり、各工程におけるウエハの状態を側断面により示したものである。図1は最初の4つの工程を示し、図2は残りの工程を示している。図3は、本発明によるフリップチップICの製造方法の一実施例を示すフローチャートである。以下では、これらの図を参照して本発明のフリップチップICの一例について説明し、また、本発明のフリップチップICの一実施例について説明する。本実施例のフリップチップIC2は、図2の(H)に示したように、半導体基板(本発明に係る半導体基体であり、ウエハともい)上に形成された電極4に金属膜18(BLM膜)を通じて接続されたバンプ112を備え、表面がポリイミドから成る第1保護膜6によって被覆されている。そして、第1保護膜6には、電極4とバンプ112との間の箇所で、金属膜の表面の少なくとも一部を露出させる開口8が形成されている。したがって、図2の(1)に示すように、バンプ112を形成した後のフリップチップIC2の検査においては、

バンプ112に針立てすることなく、開口8を通じてプローブ114の先端を金属膜18の表面に接触させることで電気特性の検査を行える。

【0012】その結果、バンプ112の損傷は起り得ず、バンプがプローブ114に付着することがないので、プローブ114の清掃は不要となり、製造工数を削減できる。また、プローブ114の清掃が不要であることから、清掃のために検査を中断する必要がなく、製造効率の向上を実現できる。さらに、プローブ114はバンプ112に対して針立てしないので、プローブ114の接触圧力の管理が容易となり、特別な技術も不要とな

る。また、接触圧力の管理が不十分であることに伴う歩留りの低下もなくなる。そして、バンプ片が付着したプローブで検査を行うことに伴うバンプの破損や、半田ブリッジ発生の問題は解消する。また、針立てを行った後にバンプ1 1 2 の高さを測定管理する工程は不要となるので、製造工数を削減できる。そして、バンプ1 1 2 に対して針立てをしないので、針立てを行う箇所によりプローブ1 1 4 先端の鋒さを変える必要がなく、同一のプローブ1 1 4 を用いて検査を行える。また、開口8は、電極4とバンプ1 1 2との間の任意の位置に設けることができる、半導体装置間で開口8の位置を共通化することが容易であり、それによって半導体装置が変わっても、しがたがってウエハが変わっても同一のプローブカードを用いて検査を行うことができる。

【0013】次に、本発明のフリップチップICの製造方法の一実施例について説明する。まず、図1の(A)に示すように、表面にIC形成層1 0、およびその上のアルミニウムから成る電極4が形成され、さらにその上にポリイミドの薄膜などのウエハ保護膜1 2が被着された、シリコンの半導体基板1 4(本発明に係る半導体基板)を用意する。この半導体基板1 4に対して、以下に説明するバンプを形成するための工程(バンププロセス)の前に、ペレットチェックとして、電極4にプローブ1 1 4を当て、すなわち針立てして電気特性の検査を行う(ステップS 1)。その後、図1の(B)に示すように、電極4の箇所を除いてウエハ保護膜1 2の上全面にポリイミドなどの第1保護膜6をバターンニングして形成する(ステップS 2)。つづいて、図1の(C)に示すように、電極4からバンプ形成箇所1 6までに亘って金属膜1 8をスピクタリングおよびバターンニングして延設する(ステップS 3)。この金属膜1 8は、例えばクローム、銅、金を順次スピッタリングして形成する。金属膜1 8はBLM膜(Ball Limiting Metal膜)とも呼ばれている。

【0014】次に、図1の(D)に示すように金属膜1 8の表面の一部と金属膜表面のバンプ形成箇所1 6とを除いて、第1保護膜6および金属膜1 8の上に、ポリイミドなどの第2保護膜2 0を全面に、バターンニングして形成する(ステップS 4)。これにより、バンプ形成箇所1 6と共に、本実施例では電極4とバンプ形成箇所1 6の間のやや電極4寄りの箇所に、金属膜1 8を露出させる開口8が形成される。

【0015】その後、図2の(E)に示すように、バンプ形成箇所1 6を除いて、厚膜レジスト2 2をバターンニング(ステップS 5)、図2の(F)に示すように、半田(鉛・スズ)を蒸着することで半田層2 4を形成する(ステップS 6)。そして、厚膜レジスト2 2およびその上の半田層2 4を除去することで(ステップS 7)、半導体基板1 4は図2の(G)の状態となる。つづいて、ウエットバックを行なうため、半導体基板1 4を

加熱炉に入れ、加熱して半田層2 4を溶融させると(ステップS 8)、図2の(H)に示すように、半田層2 4は球状となりバンプ1 1 2が形成される。そして、図2の(I)に示すように、プローブカードのプローブ1 1 4を上記開口8を通じて金属膜1 8の表面に針立てして電気的導通をり、半導体基板1 4に対して電気特定の検査を行う(ステップS 9)。

【0016】このフリップチップICの製造方法では、第2保護膜2 0を形成する工程で、金属膜1 8の表面の一部を露出するよう図るのみでよく、他の工程で用いるマスクも変更することなく、フリップチップIC 2を製造することができます。したがって、従来方法に比べコストアップの要因もない。なお、上記実施例では、金属膜1 8はクローム、銅、金から成る多層膜としたが、これに代えて、アルミニウムを用いたり、あるいはA1-Si系合金やAl-Si-Cu系合金やなどのアルミニウム合金を用いることも可能である。また、半田層2 4の形成方法としては、上記実施例のように半田蒸着法以外にも、電解メッキ法、Au-Stud-Bump法(金スタッド・バンプ法)などを用いることも可能である。

#### 【0017】

【発明の効果】以上説明したように本発明では、バンプに針立てすることなく、保護膜に形成された開口を通して金属膜の表面に針立てして検査を行える。その結果、バンプの構造は取り得らず、バンプ片がプローブに付着することができないので、プローブの滑落は不要となり、製造工数を削減できる。また、プローブの滑落が必要であることから、滑落のために検査を中断する必要なく、製造効率の向上を実現できる。さらに、プローブはバンプに対して針立てしないので、プローブの接触圧力の管理が容易となり、特別な技術も不要となる。また、接触圧力の管理が不十分であることに伴う歩留りの低下もなくなる。そして、バンプ片が付着したプローブで検査を行うことに伴うバンプの破損や、半田ブリッジ発生の問題は解消する。また、針立てを行った後にバンプの高さを測定管理する工程は不要となるので、製造工数を削減できる。そして、バンプに対して針立てをしないので、針立てを行う箇所によりプローブ先端の鋒さを変える必要がなく、同一のプローブを用いて検査を行える。また、開口は、電極とバンプとの間の任意の位置に設けることができる、半導体装置間で開口の位置を共通化することが容易であり、それによって半導体装置が変わっても、しがたがってウエハが変わっても同一のプローブカードを用いて検査を行うことができる。

【0018】また、本発明では、電極の箇所を除いて表面がウエハ保護膜により被覆された半導体基板を用意し、前記電極の箇所を除いて前記ウエハ保護膜の上に第1保護膜を形成し、前記電極に接続された金属膜を、前記電極からバンプ形成箇所まで、前記第1保護

膜の上に延設し、前記金属膜表面の一部と前記金属膜表面の前記パンプ形成箇所とを除いて、前記第1保護膜および前記金属膜の上に第2保護膜を形成し、前記金属膜に電気的に接続された半田層を前記パンプ形成箇所に形成し、前記半田層を加熱して球状のパンプを形成する。したがって、このフリップチップICの製造方法では、第2保護膜を形成する工程で、金属膜の表面の一部を露出するよう図るのみでよく、他の工程で用いるマスクも変更することなく、フリップチップICを製造することができる。したがって、従来方法に比ベコストアップの要因もない。

## 【図面の簡単な説明】

【図1】本発明によるフリップチップICの製造方法の一実施例を示す工程図である。

【図2】本発明によるフリップチップICの製造方法の一実施例を示す工程図である。

【図3】本発明によるフリップチップICの製造方法の

一実施例を示すフローチャートである。

【図4】フリップチップICの一例を示す部分斜視図である。

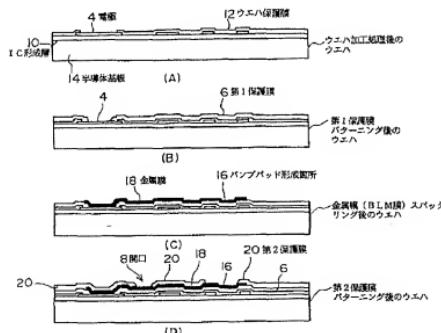
【図5】パンプ周辺の断面側面図である。

【図6】プローブカードを示す斜視図である。

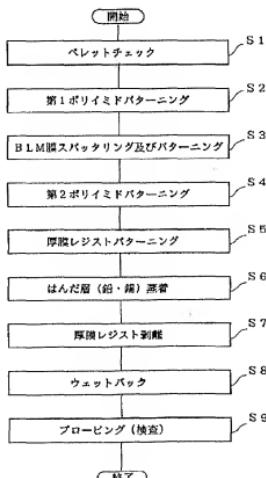
## 【符号の説明】

2 ……フリップチップIC、4 ……電極、6 ……第1保護膜、8 ……開口、10 ……IC形成層、12 ……ウェハ保護膜、14 ……半導体基板、16 ……パンプ形成箇所、18 ……金属膜、20 ……第2保護膜、22 ……厚膜レジスト、24 ……半田層、102 ……半導体基板、104 ……電極、106 ……金属膜、108 ……電極パッド、110 ……電極パッド、112 ……パンプ、114 ……プローブ、116 ……損壊、118 ……プローブカード、120 ……基板、122 ……開口、124 ……端子。

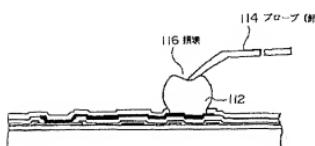
【図1】



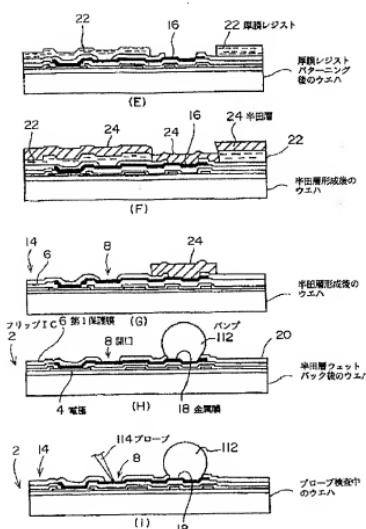
【図3】



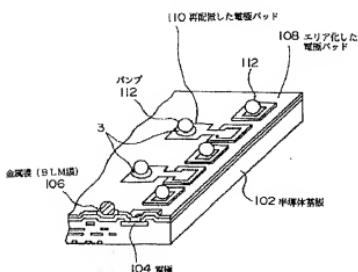
【図5】



【図2】



【図4】



【図6】

